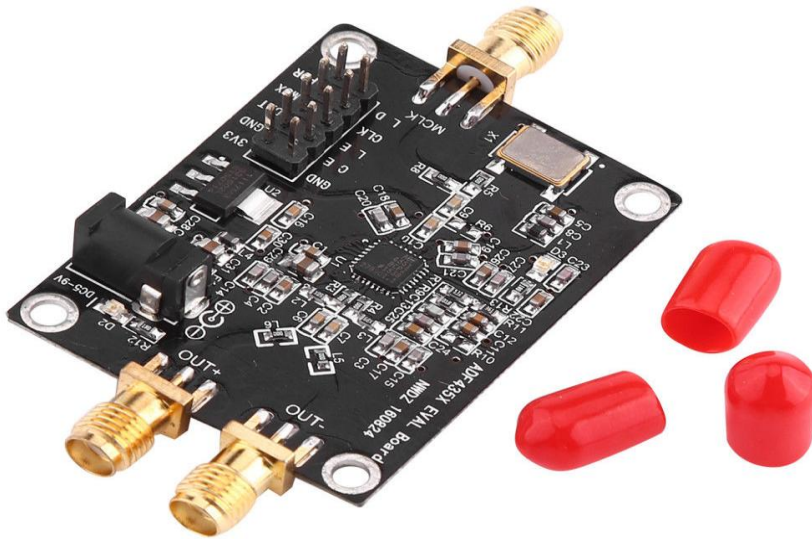
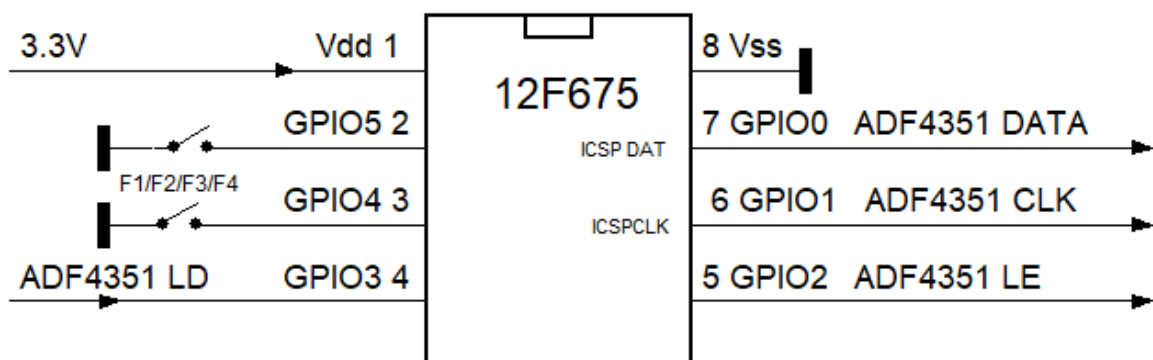


---Un générateur HF 4 fréquences fixes à base de platine ADF4351 (EBay) Par Loïc F5UBZ-----

On trouve actuellement sur eBay des modules à base de circuit intégrés ADF4351 avec un oscillateur de référence intégré sur le PCB, (25Mhz pour ma part) même il n'est pas très stable, ça permet de démarrer facilement. On peut par la suite mettre une référence externe sur connecteur SMA, plus stable (en général 10Mhz) dans ce projet, on peut générer 4 fréquences arbitraires.



Le module est nu, incluant un connecteur HE 10 points sur lequel il y a une alimentation 3.3V, les signaux de commande de l'adf4351 et la détection du signal PLL verrouillé entre autres. Les registres de commandes de l'ADF4351 se font par un port série trois signaux (Clock, Datas, Latch-Enable) @ 3.3V. Un petit Pic 12F675 alimenté directement en 3.3V sur ce connecteur HE10 est utilisé et idéal pour cette application.



Pour reprogrammer les quatre fréquences, il faut définir 6 registres de 32 bits par fréquence. utiliser le logiciel fourni par Analog-Devices, lequel permet de définir les six registres par fréquence, puis ouvrir le fichier source asm_4351_f5ubz.asm avec un éditeur de texte (Notepad Windows par

exemple) et modifier la zone de données EEPROM (1 registre 32 bits = 4 octets de données en zone EEprom , ne pas oublier les zéros non significatifs) soit 24 octets par fréquence , manip a effectuer quatre fois pour modifier la zone eeprom .

Analog Devices ADF435x Software

File Tools Help

Select Device and Connection Main Controls Registers Sweep and Hop Other Functions Features

RF Settings

Output VCO

RF Frequency: 144.2 2307.2 MHz

Channel spacing: 100 1600 kHz

Output divider: 16

Reference Frequency: 10 MHz

R counter: 1 Ref Doubler: ☐ Ref /2: ☐

PFD Frequency: 10 MHz

Prescaler: 8/9

Feedback signal: Fundamental 2307.2 MHz

INT 230 + 18 MOD 25 = 144.2

PFD (MHz) Div 10 / 16 = 144.2

N = 230.72

Phase adjust: 0. Off Phase Value: 1

Register 2

Low Noise/Spur Mode: Low noise mode LDP: 10 ns

Muxout: Digital Lock dete PD Polarity: Positive

Double buff: Disabled Powerdown: Disabled

Charge pump current: 5.00 CP 3-state: Disabled

LDF: FRAC-N Counter reset: Disabled

Register 3

Band Select Clock Mode: Low ABP: 6 ns (FRAC-N)

Charge Cancellation: Disabled CSR: Disabled

Clock Divider Value: 150

CLK Div Mode: Clock Divider Off

Register 4

VCO Powerdown: Disabled

MTLD: Disabled

Aux Output Select: Fundamental

Aux Output Enable: 0. Disabled

Aux Output Power: -4 dBm

RF Output Enable: 1. Enabled

RF Output Power: +5 dBm

Band Select Clock

☒ Auto set Divider: 80

Freq (kHz): 125.000

Register 5

LD Pin Mode: Digital Lock Detect

Registers

0x 730090 0x 80080C9 0x 18005E42 0x 4B3 0x C5023C 0x 580005

Write R0 Write R1 Write R2 Write R3 Write R4 Write R5 Write All Registers

Application started.

Device in use: ADF4351 Software version: 4.5.0

ANALOG DEVICES

No device connected

; EEPROM LOCATION

```

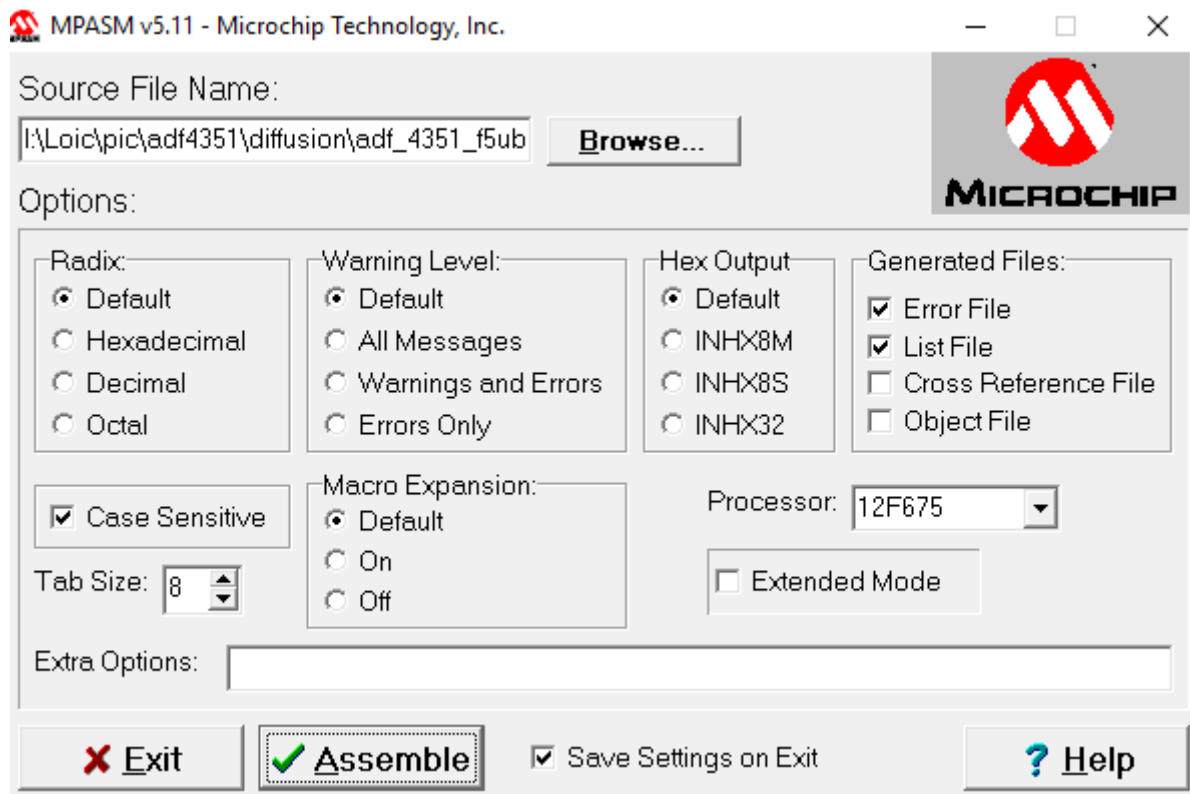
ORG      0x2100

DE      0x00, 0x73, 0x00, 0x90 ; register R0 144.200 ref 10Mhz
DE      0x08, 0x00, 0x80, 0xC9 ; register R1
DE      0x18, 0x00, 0x5E, 0x42 ; register R2
DE      0x00, 0x00, 0x04, 0xB3 ; register R3
DE      0x00, 0xC5, 0x02, 0x3C ; register R4
DE      0x00, 0x58, 0x00, 0x05 ; register R5

DE      0x00, 0x73, 0x02, 0xE0 ; register R0 144.210 ref 10Mhz
DE      0x08, 0x00, 0x83, 0xE9 ; register R1
DE      0x18, 0x00, 0x5E, 0x42 ; register R2
DE      0x00, 0x00, 0x04, 0xB3 ; register R3
DE      0x00, 0xC5, 0x02, 0x3C ; register R4
DE      0x00, 0x58, 0x00, 0x05 ; register R5

```

Puis compiler la source ADF_4351_f5ubz.asm avec le logiciel MPASMWIN.exe (choisir le 12F675 comme processor)



Une fois assemblé, votre fichier ADF_4351_f5ubz.HEX est prêt pour votre programmeur. Cette version de compilateur évite d'avoir à passer par un environnement MPLABX par exemple.

Bon Amusement

Remerciement a Jean-Louis F6ABX .

----73 de LOIC F5UBZ ----